

D/

[19]中华人民共和国国家知识产权局

[51]Int. Cl⁶

C04B 35/16

C03C 10/04

[12] 发明专利申请公开说明书

[21] 申请号 98800759.2

[43]公开日 1999年9月8日

[11]公开号 CN 1228068A

[22]申请日 98.6.1 [21]申请号 98800759.2

[30]优先权

[32]97.6.3 [33]JP [31]160456/97

[86]国际申请 PCT/JP98/02409 98.6.1

[87]国际公布 WO98/55425 日 98.12.10

[85]进入国家阶段日期 99.2.3

[71]申请人 TDK 株式会社

地址 日本东京

[72]发明人 佐佐木正美 大川博茂 铃木康义

增田秀树 阿部寿之 须田昭

[74]专利代理机构 中国国际贸易促进委员会专利商标事
务所

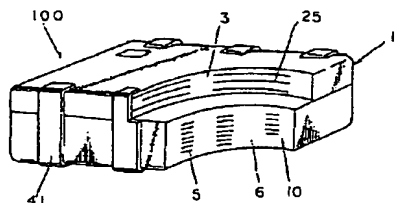
代理人 龙传红

权利要求书 1 页 说明书 14 页 附图页数 7 页

[54]发明名称 非磁性陶瓷和多层陶瓷部件

[57]摘要

本发明提供了由 5%~40% 重量的硅酸锌弥散于作为基质的 35%~75% 重量的硼硅酸盐玻璃中而组成的一种非磁性陶瓷,该硼硅酸盐玻璃中 SiO_2 和 B_2O_3 含量为: $\text{SiO}_2=70\sim90\%$ 重量; $\text{B}_2\text{O}_3=10\sim30\%$ 重量。利用该非磁性陶瓷可制得多层陶瓷电感。当该陶瓷用作含有电感部分的多层陶瓷部件时,它有低介电常数和良好的高频带特性,能够低温烧成从而使得能使用银电极,能防止烧成后晶片变形和出现裂纹,并且能提供高机械强度。



ISSN 1008-4274

专利文献出版社出版

Best Available Copy

权利要求书

1 一种非磁性陶瓷，含有35%~75%重量的硼硅酸盐玻璃作为基质并在基质内弥散有5%~40%重量的 α -石英和5%~60%重量的硅酸锌，

所说的硼硅酸盐玻璃的 SiO_2 和 B_2O_3 含量为：

$\text{SiO}_2=70\sim90\%$ 重量；

$\text{B}_2\text{O}_3=10\sim30\%$ 重量。

2 根据权利要求1的非磁性陶瓷，它是通过把硼硅酸盐玻璃与 α -石英、硅酸锌相混合然后进行烧成而制成的。

3 根据权利要求1或2的非磁性陶瓷，其中所说的硼硅酸盐玻璃含有总量不超过5%重量的选自由下述化合物构成的族中的至少一种化合物作为辅助成分： K_2O 、 Na_2O 、 BaO 、 SrO 、 Al_2O_3 和 CaO 。

4 根据权利要求1~3任一项的非磁性陶瓷，其中所说的 α -石英的平均粒径为 $0.1\sim5.0\mu\text{m}$ 。

5 根据权利要求1~4任一项的非磁性陶瓷，其介电常数为4.0~5.4。

6 一种多层陶瓷部件，它包括用根据权利要求1~5任一项的非磁性陶瓷制成的电感部分。

7 根据权利要求6的多层陶瓷部件，其中使用银或银基合金作为内导体。

说明书

非磁性陶瓷和多层陶瓷部件

本发明涉及非磁性陶瓷和其电感部分用该非磁性陶瓷制成的多层陶瓷部件。

随着例如表面组装器件 (SMD) 等电子元件制备技术的进步并且为了满足对于例如通讯设备中所使用的高频部件更高效能的需要, 多层陶瓷部件例如片式滤波器和片式电感得到广泛的使用。片式滤波器和片式电感的电感部分没有使用绕组而是通过沉积磁性浆料和导电浆料的交替层并烧成这些交替层达到集成化而制备的。

由于Ni-Cu-Zn铁氧体及其类似材料能在低温下烧成并具有相对优异的高频特性, 因此一般选择它们制备多层陶瓷部件电感部分中的磁性陶瓷层。另外, 使用低电阻率的银或银合金作为内导体 (internal conductor) 的导电材料。

然而, 由于Ni-Cu-Zn铁氧体的介电常数 ϵ 为约10~约15, 因而当导体图形 (conductor patterns) 之间的间距窄时很难降低内导体图形之间的漂移电容 (floating capacitance)。因此, 在导体图形间距窄的情况下自谐振频率不高并且限制了在高频下的使用。

在这种情况下, JP-A 7809/1992提出了含有边角互连并在叠层方向上导体图形以一种重叠方式在绝缘层之间交替的一种多层陶瓷电感, 其特征在于所说的绝缘层材料是由一种非磁性陶瓷材料制成的。据该专利所述, 其中所用的该非磁性陶瓷材料的典型示例是“玻璃和堇青石的混合物”以及“添加有莫来石的玻璃和堇青石的混合物”, 玻璃优选地是含有63~85%重量百分比的 SiO_2 和3~28%重量百分比的 B_2O_3 的硼硅酸盐玻璃。据称, 在绝缘层中使用这种非磁性陶瓷材料能降低绝缘层的介电常数并增大其自谐振频率以便满足高频带, 并且也使得该材料能低温烧成, 低温烧成反过来使得该材料能使用银电极。

然而，在使用上述专利说明书中所述的非磁性陶瓷材料的情况下，多层陶瓷电感没有足够高的抗弯强度。结果，为表面组装部件所需的挠曲强度不足。其介电常数大约为含铁氧体材料的一半，即 ϵ 为约5.5~约6.5，该值不足以在高频回路例如蜂窝式电话中的部件上使用。

另外，使用硼硅酸盐玻璃和熔融 SiO_2 的一种组合物，本发明人曾经获得4.2的介电常数 ϵ 。然而，该组合物有下述问题。在含有硼硅酸盐玻璃和 SiO_2 玻璃的一种组合物用作非磁性陶瓷材料时，如果 SiO_2 玻璃所加的数量在25%重量百分比以上，则在烧成时出现方石英晶体的长大。在该重量百分比时，高结晶度的晶体偏析或集中在作为导体的银的周围。当温度从100℃上升到300℃时因方石英晶体长大造成的热膨胀系数的变化变得显著，并且其值从0%增大到0.260%或0.270%。结果，偏析在导体周围的方石英晶体长大导致的快速膨胀造成内应力，甚至造成晶片变形或在导体附近产生裂纹，当所制成的电感具有高匝数时尤其如此。

本发明的一个目的是提供一种非磁性陶瓷材料以及一种多层陶瓷部件，当该非磁性陶瓷材料用作含有电感部分的多层陶瓷部件时有低的介电常数和良好的高频特性，能低温烧成从而使得能使用银电极，在烧成后能避免晶片变形和产生裂纹，并有更高的机械强度。

通过使用下述(1)~(7)所限定的任一种构造均可达到本发明的该目的和其它目的：

- (1) 一种非磁性陶瓷，含有35%~75%重量百分比的硼硅酸盐玻璃作为基质并在基质内弥散有5%~40%重量的 α -石英和5%~60%重量的硅酸锌，所说的硼硅酸盐玻璃的 SiO_2 和 B_2O_3 含量为： SiO_2 =70~90%重量； B_2O_3 =10~30%重量。
- (2) 根据(1)的非磁性陶瓷，它是通过把硼硅酸盐玻璃与 α -石英、硅酸锌相混合然后进行烧成而制成的。
- (3) 根据(1)或(2)的非磁性陶瓷，其中所说的硼硅酸盐玻璃含有总量最高达5%重量的选自由下述化合物构成的族中的至

少一种作为辅助成分： K_2O 、 Na_2O 、 BaO 、 SrO 、 Al_2O_3 和 CaO 。

- (4) 根据(1)~(3)任一项的非磁性陶瓷，其中所说的 α -石英的平均粒径为 $0.1\sim 5.0\mu m$ 。
- (5) 根据(1)~(4)任一项的非磁性陶瓷，其介电常数为 $4.0\sim 5.4$ 。
- (6) 一种多层陶瓷部件，它的电感部分是用根据(1)~(5)任一项的非磁性陶瓷制成的。
- (7) 根据(6)的多层陶瓷部件，其中使用银或银基合金作为内导体。

图1是一个多层陶瓷电感的一种示例构造的部分剖面图。

图2是一个LC组合部件的一种示例构造的部分剖面图。

图3是一个多层陶瓷电感的制备步骤的示意图。

图4是一个电子元件制备工艺中的一个步骤。

图5是图4步骤的下一步骤。

图6是图5步骤的下一步骤。

图7是根据本发明具体实施方案的一个多层陶瓷电感晶片结构的示意图。

图8是一个封装的多层陶瓷电感的一种示例构造的截面图。

图9是多层陶瓷电感的Q频率响应图。

图10是多层陶瓷电感的L频率响应图。

在根据本发明的多层陶瓷部件的电感部分中，使用的是含有硼硅酸盐玻璃作为基质、 α -石英和硅酸锌作为填料的非磁性陶瓷层而不是现有技术的铁氧体磁性层。由于非磁性陶瓷层的介电常数与铁氧体磁性层相比显著地低，故其自谐振频率显著增高。这有助于适应高频带并且增大了多层陶瓷部件结构设计中的自由度。而且，由于该非磁性陶瓷层致密烧结的温度低，故能够使用其熔点虽然低但性能有利的银作为内导

体。

另外，根据本发明加入 α -石英和硅酸锌作为填料能提高抗弯强度和挠曲强度，使其足以用作表面组装器件。

进而，抑制了烧成过程中方石英晶体的长大从而避免了由内应力造成的晶片变形和产生裂纹，甚至当所制备的电感具有高匝数时也如此。

值得注意的是JP-A 265858/1988揭示了由硅酸锌和硼硅酸盐玻璃所组成的一种陶瓷，该硼硅酸盐玻璃含有2.5~30%摩尔的 B_2O_3 和2.5~50%摩尔的 SiO_2 。但很难调节该组合物以便使烧成温度低于960℃。这使得不能使用银（大约100%）作为内导体。其介电常数高达6，远不能满足要求。没有得到令人满意的频率响应。其抗弯强度低。

下面详细描述本发明的示例构造。

非磁性陶瓷：

根据本发明的非磁性陶瓷典型地用于制备含有电感部分的各种多层陶瓷部件。

根据本发明的非磁性陶瓷的组合物中，作为基质的硼硅酸盐玻璃与作为填料的 α -石英、硅酸锌相混合。它是通过混合这些组分然后进行烧成而制成的，组分的配合比满足：硼硅酸盐玻璃为35~75%重量，优选地60~70%重量； α -石英为5~40%重量，优选地10~35%重量；硅酸锌为5~60%重量，优选地5~30%重量。

配合比在上述范围内时所制备的非磁性陶瓷与铁氧体相比具有显著的低的介电常数。当使用该非磁性陶瓷制备多层陶瓷部件形式的电感时，所提供的多层陶瓷部件具有优异的高频特性。在这方面，绝缘电阻、抗弯强度、可烧成性和可印刷性完全令人满意。如果硼硅酸盐玻璃的含量在75%重量以上或35%重量以下，则这些特性中的某些性能低于临界值。更准确地说，如果硼硅酸盐玻璃的含量在75%重量以上，则抗弯强度降低从而造成晶片在烧成时变形。如果硼硅酸盐玻璃的含量在35%重量以下，则将提高烧成温度、降低抗弯强度并降低可烧成性。在组合物落在上述范围内的情况下，由于室温介电常数 $\epsilon=4.0\sim5.4$ ，更优选地

4.1~5.0, 最优选地4.1~4.5, 故显然是令人满意的。另外, 抗弯强度的值完全令人满意。

根据本发明用作基质的硼硅酸盐玻璃的组成是 SiO_2 含量为70~90%重量, 优选地75~85%重量; B_2O_3 含量为10~30%重量, 优选地15~25%重量。当硼硅酸盐玻璃在该组成范围内时, 它具有如后面所述的低软化点, 使得能与银基电极共烧。进而当它在该组成范围内时, 能得到令人满意的介电常数和抗弯强度。

另外, 硼硅酸盐玻璃可以含有总量最高达5%重量的选自由下述化合物构成的族中至少一种化合物: K_2O 、 Na_2O 、 BaO 、 SrO 、 CaO 等。特别地, BaO 、 SrO 、 CaO 能有效地抑制 B_2O_3 在素片表面的偏析, K_2O 、 Na_2O 有助于烧成。这些氧化物可以或多或少地偏离上述标定的化学计量。当加入两种以上氧化物时, 其配合比是任意的。

如果硼硅酸盐玻璃在主成分中的比例太低, 则非磁性陶瓷的烧成温度高从而当它与银基电极共烧时该陶瓷不能致密烧结。另一方面, 如果硼硅酸盐玻璃的比例太高, 则该陶瓷可能过烧而造成烧结体变形。该硼硅酸盐玻璃的软化点优选地为750~870℃, 更优选地800~850℃。软化点太低可能使得陶瓷过烧而造成烧结体变形。软化点太高造成欠烧结从而不能烧结致密。对于作为原料的硼硅酸盐玻璃的平均粒径没有特别的限制, 但是所用硼硅酸盐玻璃的平均粒径优选地为0.5~5.0 μm 。

α -石英用作上述主成分的助剂。 α -石英中可以含有总量在约100ppm以下的 Al_2O_3 、 CaO 、 Fe_2O_3 等作为杂质。加入 α -石英的主要目的是改善抗弯强度。如果 α -石英相对于硼硅酸盐玻璃和硅酸锌的比例太高, 则会降低可烧结性从而不能得到充分的抗弯强度。另外如果向含有75%重量以上的硼硅酸盐玻璃和5%重量以下的硅酸锌的组合物中加入 α -石英, 则所得的晶片的抗弯强度低并且变形。对于 α -石英的平均粒径没有特别的限制, 但 α -石英的平均粒径优选地为约0.1~5.0 μm , 更优选地约0.5~3.0 μm 。原料的平均粒径基本等于烧结后 α -石英的平均粒径。

根据本发明, 硅酸锌用作填料。硅酸锌的组成式为: Zn_2SiO_4 , 但

可以或多或少地偏离该组成式。进而，硅酸锌可以含有最高10%重量的 Al_2O_3 或类似物质以及总量最高约100ppm的杂质例如 CaO 、 ZrO_2 、 MgO 和 BaO 。

加入填料的主要目的是改善抗弯强度。如果填料在主成分中的比例太低，则抗弯强度不足，导致晶片变形。相反，如果填料比例太高，则整个组合物的烧结性降低，不能获得充分的抗弯强度。同样，如果向含有75%重量以上的硼硅酸盐玻璃和5%重量以下的 α -石英的组合物中加入填料，则所得的晶片的抗弯强度低并且变形。对于该陶瓷中填料的平均粒径没有特别的限制，但填料的平均粒径优选地为约 $0.5\sim 10\mu\text{m}$ ，更优选地约 $0.5\sim 5.0\mu\text{m}$ 。如上所述，填料原料和硼硅酸盐玻璃可以具有相等的平均粒径。在烧结结束时，硼硅酸盐玻璃形成一种包围 α -石英和该填料的基质。

有机载体：

通过把上述配合组成内的作为基质材料的硼硅酸盐玻璃、作为填料的硅酸锌、 α -石英与一种有机载体相混合可制成一种浆料。该有机载体是一种粘结剂在一种有机溶剂中的溶液。有机载体中所用的粘结剂的选择并不严格，可适宜地选自各种常用的粘结剂例如乙基纤维素。有机溶剂的选择也不严格，可根据特定的应用技术例如印刷法或迭层法而适宜地选自各种众所周知的有机溶剂。例如当使用印刷法时，优选地使用至少一种沸点相对较高的有机溶剂如丁基卡必醇和萘品醇以便抑制溶剂的快速挥发。同样当使用迭层法时，优选地使用至少一种沸点相对较低的有机溶剂例如乙醇、甲醇、甲苯、丙醇、丁醇、丙酮、甲基乙基酮（MEK）和甲基异丁基酮（MIBK）以便促进溶剂的挥发。两种情况下都可以使用混合溶剂。

粘结剂和溶剂与非磁性陶瓷组合物--即作为基质材料的硼硅酸盐玻璃、作为填料的硅酸锌、 α -石英--的比例并不严格，可以接受的普通比例例如可以是每100份重量的非磁性陶瓷组合物中加入约5~15份重量的粘接剂和约100~200份重量的溶剂。进而，浆料中在必要时可以含有各种助剂例如分散剂和塑化剂。浆料中这些助剂的总量优选地为最高10%

重量。

烧成:

在实施本发明中所用的非磁性陶瓷组合物的烧成温度优选地为820~920℃，更优选地850~890℃。根据本发明的非磁性陶瓷组合物可以在这种相对较低温度下烧成。可以理解，在太低烧成温度下难以得到致密的烧结体。烧成时间优选地为0.05~5小时，更优选地0.1~3小时。烧成气氛随着要共烧的内导体的特定构造而不同，但是当使用银基材料作为内导体时通常在空气气氛中进行烧成。

多层陶瓷部件:

根据本发明的多层陶瓷部件至少含有由交替堆积的非磁性陶瓷层构成的电感部分和内导体层。该非磁性陶瓷层由上述非磁性陶瓷组合物组成。这种多层陶瓷部件的示例有如图1所示的多层陶瓷电感和如图2所示的LC组合部件。

多层陶瓷电感:

如图1所示的多层陶瓷电感包括一个电感片体10和外电极41、45，电感片体10由交替堆积的非磁性陶瓷层6和内导体层5组成，外电极41、45形成在电感片体10的表面。

该多层陶瓷电感的各个部分的构造可以选自JP-A 35982/1997的构造和现有技术的众所周知的构造。例如，外形大约为长方体。在大多数情况下，如图1所示，内导体5在非磁性陶瓷层6内呈螺旋状伸出以便构成一个内绕组，而内导体5的另一端与外电极41、45相连。对于内导体5的绕组图形没有特别的限制，匝数可根据预定的用途进行适宜选择。本专利中所设定的匝数一般为1.5~15.5匝。多层陶瓷电感各个部分的尺寸并不严格，可以根据预定的用途进行适宜确定。非磁性陶瓷层厚度一般为约20~100 μm。外电极厚度一般为约10~100 μm，而它们与Cu、Ni或Sn电镀层的总厚度为约15~130 μm。外电极的宽度根据预定的用途进行选择，但一般为至少0.2mm，优选地约0.2~0.4mm。内导体5的厚度一般为约5~30 μm，每匝（电极加上陶瓷层）的厚度一般为约40~100 μm。电感片体10的尺寸并不严格，可根据预定的用途选择适宜

的尺寸。典型的尺寸为约 $1.0\sim 4.5\text{mm} \times 0.5\sim 3.2\text{mm} \times 0.6\sim 2.0\text{mm}$ 。其中，非磁性陶瓷层6由上述非磁性陶瓷构成。

内导体5中所含的导电材料优选地是一种电阻率低的银基材料。优选的银基材料是银合金例如Ag-Pd、Ag-Pt、Ag-Pd-Pt等银基合金，更优选地是银（约100%重量）。银基合金优选地含有至少75%重量的银。通过把由上述导电金属、合金或者在烧成后能转化为导电材料的任意氧化物、有机金属化合物、树脂酸盐组成的导电材料与一种如上所述的有机载体相捏合，可制成一种内导体浆料。

外电极41、45优选地使用银基导电材料。优选的银基材料是银和银基合金，更优选地是银。优选的银基合金是Ag-Pd和Ag-Cu合金，其中更优选地是Ag-Pd合金。银基合金优选地含有至少75%重量的银。外电极可含有各种玻璃相例如铅硼酸盐玻璃。外电极41、45的每一种都可以是单电极层，但优选地在其上形成有Cu、Ni、Sn或钎焊料的涂层。这种涂层能改善焊接时的焊料润湿性和焊料温度电阻。可以与内导体浆料同样的方式制备外电极浆料。可以理解，外电极41、45在形成后能与涂层配合以防止电镀液在电镀时渗透到内导体，从而防止内导体发生腐蚀。

在如图3所示利用印刷法制备多层陶瓷电感的情况下，首先一种非磁性陶瓷组合物浆料6'和一种内导体浆料5'交替印刷在一个带有PET膜的基片上以使内导体浆料5'可构成一个线圈图形，形成一种多层结构。另一种方法是，可以使用JP-A 35982/1997的制备方法。

在该方法中，通过形成填满一个低阶表面和一个高阶表面之间间隙的一个导体层，并在高阶表面上形成邻接到填满间隙导体层的一个导体层，从而形成含有在低阶表面和高阶表面之间邻接的导体层的一种结构。利用这种结构制备的一种电子元件有高可靠性，在于当形成在低阶表面和高阶表面之间邻接的导体层时膜厚没有减小。由于膜厚在间隙处没有减小，故所制成的电子元件有高可靠性，在于不会出现导体断路。进而，由于膜厚在间隙处没有减小，故不会造成阶面处的任何电阻增高和因此而导致的电感Q值的任何降低。

下文描述该结构电感的一种制备方法。图4~6是一种多层电子元件制备方法的步骤。图4中，一个低阶表面L1由一种内导体浆料51的表面限定，一个高阶表面H1由非磁性陶瓷组合物浆料6'的表面限定。内导体浆料51和非磁性陶瓷组合物浆料6'形成在基片1上所形成的非磁性陶瓷组合物浆料6'的表面上。接着如图5所示，在低阶表面L1和高阶表面H1之间限定的间隙G1处形成有一种内导体浆料52以便填满该间隙G1。内导体浆料52的厚度不必等于间隙G1。即使内导体浆料52比间隙G1稍低，它也能消除因间隙G1造成的不便。内导体浆料52可通过单一涂敷步骤或者很多重复涂敷步骤制备。然后如图6所示，在第二步中，在内导体浆料52和高阶表面H1的表面上形成另一种内导体浆料53。在上述构造中，形成内导体浆料52以便填满低阶表面L1和高阶表面H1之间限定的间隙，然后在内导体浆料52和高阶表面H1的表面上形成另一种内导体浆料53。结果，当形成在低阶表面L1和高阶表面H1之间邻接的导体层时，导体层的厚度即使在间隙G1处也保持恒定。因此，可以制备一种高可靠性电子元件，在于膜厚在间隙G1处没有减小。进而，由于导体层的厚度在间隙G1处保持恒定，故所制成的电子元件有高可靠性，在于在间隙G1处不会出现导体断路。另外，由于导体层的厚度在间隙G1处保持恒定，故不会造成间隙G1处的任何电阻增高和因此而导致的电感Q值的任何降低。

接着，该结构切成所需形状和尺寸的素片，把素片从基片上取下。另一方面，在用迭层法进行制备的情况下，用非磁性陶瓷组合物浆料首先制成素板，并把素板打孔以形成用于互连的穿孔。接着，在素板上印刷一种内导体浆料，并把素板迭层。把所得的迭层切成素片。然后每个素片在上述820~920℃范围内的一个温度下烧成，得到一个电感片体。烧成后，外电极浆料印刷或者涂敷到电感片体上并烧成，得到一个多层陶瓷电感。外导体浆料的烧成条件优选地例如为600~800℃和约10分钟~1小时。然后把这样制备的多层陶瓷电感例如通过焊接安装在印刷电路板上以用于各种电子设备。

LC组合部件：

如图2所示的LC组合部件100包括已迭层并集成好的一个电感片体10和一个电容器片体11。电感片体10可以具有与上述多层陶瓷电感的电感片体10相同的构造。形成在电感片体10和电容器片体11表面上的外电极41可以具有与上述多层陶瓷电感的外电极41、45相同的构造。内导体5可以具有与上述如图1所示的内导体5相同的构造。

电容器片体11可以具有与传统多层陶瓷电容器的片体相同的构造。在所给的具体实施方案中，电容器片体包括交替堆积的陶瓷介电层3和内电极层25。陶瓷介电层3中可以使用各种介电材料。其中，由于氧化钛基介电材料能在低温下烧成，故优选地使用氧化钛基介电材料，但也可以使用钛酸盐基复合氧化物、锆酸盐基复合氧化物或它们的混合物。值得注意的是陶瓷介电层中可含有玻璃相例如硼硅酸盐玻璃以降低烧成温度。更多的示例包括：任选地含有NiO、CuO、Mn₃O₄、Al₂O₃、MgO、SiO₂之类的TiO₂及其类似物作为氧化钛基材料；BaTiO₃、SrTiO₃、CaTiO₃、MgTiO₃及它们的混合物作为钛酸盐基复合氧化物；BaZrO₃、SrZrO₃、CaZrO₃、MgZrO₃及它们的混合物作为锆酸盐基复合氧化物。介电层的迭层数可根据预定的用途确定，但一般地为1~约100。每层的厚度一般为约5~50 μm。

本发明不但适用于上述多层陶瓷电感和LC组合部件，而且适用于例如JP-B 58164/1991中所揭示的封装多层陶瓷电感。图8是一个封装多层陶瓷电感的示例构造。该封装多层陶瓷电感包括一个已叠层有内磁材料层的内磁体71、一个交替叠层有非磁性陶瓷层6和内导体5的线圈部分和一个已叠层有外磁材料层的外磁体72，其中该内磁体包裹在该线圈部分中，而线圈部分反过来又包裹在外磁体中。内导体5从非磁性陶瓷层之间延伸到非磁性陶瓷层之间并绕内磁体旋转以便在竖直方向上呈螺旋状。内导体的端部伸出到外磁体的表面并与外电极（未画出）相连。非磁性陶瓷层6由根据本发明的非磁性陶瓷组合物组成。

另外，本发明适用于含有电感部分的多层混合集成电路器件。该多层混合集成电路器件例如可以是其上安装有电阻、电容器、IC之类的多层陶瓷电感或LC组合部件。而且，本发明适用于任何其它构造的多

层陶瓷部件，只要它们含有非磁性陶瓷层。

实施例

下文通过示例给出本发明的实施例。

实施例1

通过把由表1所示粉末组成的一种非磁性陶瓷组合物与一种有机载体在碾磨机中碾磨3小时而制备一种非磁性陶瓷组合物浆料。所用的硼硅酸盐玻璃含有：

SiO_2 : 80wt%,

B_2O_3 : 18wt%, 及

K_2O : 2wt%.

各个粉末的平均粒径为：

硼硅酸盐玻璃: $1.2\ \mu\text{m}$

Zn_2SiO_4 (硅酸锌): $0.5\ \mu\text{m}$

α -石英: $0.7\ \mu\text{m}$.

所用的有机载体是一种乙基纤维素在茛品醇中的溶液。配合比为每100份重量的非磁性陶瓷组合物中加入约10份重量的乙基纤维素和约140份重量的茛品醇。

为了测定烧成后非磁性陶瓷组合物的介电常数，制备了一个多层陶瓷电容器。首先，通过丝网印刷只把非磁性陶瓷组合物浆料叠层到 $200\ \mu\text{m}$ 的厚度。然后通过丝网印刷交替叠层下述组成的内电极层浆料和非磁性陶瓷组合物浆料，再进行干燥以制成素坯体多层结构。该内电极层浆料是在每100份重量的银中含有5~15份重量的乙基纤维素和30~50份重量的茛品醇。

接着，把该素坯体多层结构切成素片，把素片在空气中烧成2小时，得到电容器片体。烧成温度如图1所示。在内电极层之间交替的该非磁性陶瓷层的厚度为 $70\ \mu\text{m}$ ，内电极层的厚度为 $10\ \mu\text{m}$ ，电容器片体的平面尺寸为 $4.5\text{mm} \times 3.2\text{mm}$ ，其在叠层方向上的厚度为 $0.81\ \mu\text{m}$ 。然后，在电容器片体外表面上涂敷一种外电极浆料并在 620°C 下煅烧10分钟，得到一个多层陶瓷电容器。对于这样所得的多层陶瓷电容器，测

定非磁性陶瓷层的介电常数和绝缘电阻以及片体的抗弯强度。结果如表1所示。对于可烧成性，试样的评价为：当烧成造成的收缩率在15%以上时标记作“O”；当烧成造成的收缩率在15%以下时标记作“×”。

为便于比较，对（传统多层陶瓷电感中所用的）Ni-Cu-Zn铁氧体而不是该非磁性陶瓷组合物进行类似的试验。另外，所有试样都测定其晶片变形。

晶片变形用该变形晶片的一个角的曲率半径(R)进行评价。更准确地说，在晶片的端部把外电极涂敷到40~100 μm 的厚度，从角部伸出并覆盖烧成陶瓷体表面的电极长度(尺寸B)为300 μm 。在这种连接下，规定能把外电极正常涂敷到晶片的角部曲率半径范围为50~100 μm ，曲率半径在该范围内的试样评价为“可以接受的”。如果曲率半径大于该范围，则造成外电极沉积很厚并且在涂敷有外电极的片体端部之外的多余部分也被弄圆。如果曲率半径小于该范围，则晶片端角部的外电极变薄并且与晶片粘接不良。根据下述判据进行评价：

O: 50~100 μm

Δ : 从40 μm 到小于50 μm ，从大于100 μm 到150 μm

*: 小于40 μm ，大于150 μm 。

结果也如表1所示。

表1

非磁性陶瓷组合物号	组成(wt%)			烧成温度(℃)	介电常数(e)	绝缘电阻(Ω)	抗弯强度(kgf/mm ²)	可烧成性	晶片变形
	硼硅酸盐玻璃	α -石英	硅酸锌填料						
1比较例	15*	5	80*	900	5.5	1×10^{10}	9.6	×	O
2比较例	25*	5	70*	890	5.3	1×10^{11}	12.3	×	O
3	35	5	60	870	5	1×10^{13}	14.4	O	O
4比较例	40	50*	10	900	4.2	1×10^{10}	5.3	×	O
5	50	40	10	860	4.2	1×10^{13}	15.2	O	O
6	50	30	20	860	4.3	1×10^{13}	14.7	O	O
7	50	20	30	860	4.5	1×10^{13}	13.4	O	O
8	60	35	5	860	4.1	1×10^{13}	16.8	O	O
9	60	30	10	860	4.2	1×10^{13}	16.5	O	O
10	60	20	20	860	4.3	1×10^{13}	15.7	O	O
11	60	10	30	860	4.5	1×10^{13}	14.6	O	O
12	70	25	5	860	4.1	1×10^{13}	16.2	O	O
13	70	20	10	860	4.2	1×10^{13}	16.0	O	O
14	70	10	20	860	4.3	1×10^{13}	15.2	O	O
15	70	5	25	860	4.4	1×10^{13}	14.0	O	O
16比较例	80*	10	10	860	4.2	1×10^{13}	8.5	O	Δ
17比较例	90*	5	5	850	4.1	1×10^{13}	7.2	O	×
18比较例	Ni-Cu-Zn铁氧体			870	13	1×10^{14}	13	O	O
19比较例	镁橄榄石			870	6.5	1×10^{13}	13.2	O	O
20比较例	B ₂ O ₃ -SiO ₂ -CaO-BaO			980	6.4	1×10^{13}	15.2	O	O

*在本发明范围之外

如表1所示, 使用本发明范围之内非磁性陶瓷组合物的非磁性陶瓷层的介电常数比Ni-Cu-Zn铁氧体低的多。该非磁性陶瓷层与Ni-Cu-Zn铁氧体一样能与银电极共烧。使用本发明范围内的非磁性陶瓷组合物的试样中既没有发现晶片变形也没有发现裂纹。

通过图3所示的印刷技术制备具有表1中试样号No9所示组合物的非磁性陶瓷层的一个电感, 并在空气中烧成2小时, 得到如图7所示的电感晶片10(图中绕组被部分略去)。该电感晶片10中内导体5的匝数为10.5, 绕组间距为 $40\mu\text{m}$, 电感晶片10的尺寸为 $L=1.6\text{mm}$ 、 $W=0.8\text{mm}$ 和 $t=0.8$ 。同样, 在比较例中, 利用40%重量的镁橄榄石 2MgO-SiO_2 作为填料制备了上述相同形状的一个电感晶片。该材料的介电常数为6.5。该情况下也没有发现裂纹。

使用HP4291A和夹具16193A在频率范围 $50\text{MHz}\sim 1.8\text{GHz}$ 内测定这些电感晶片的频率响应Q和L。图9和图10分别是Q和L的频率相关性。如图9所示, 含有本发明非磁性陶瓷的电感晶片比镁橄榄石材料有更高的Q值。同样从图7可见, 含有本发明非磁性陶瓷的电感晶片比镁橄榄石材料有更高的L值并且适用于至少 1.5GHz 的更高的频率。

进而, 如试样号No9同样制备一个电感晶片, 但用近似于JP-A 265858/1988的以摩尔百分比表示为 $10\text{B}_2\text{O}_3\text{-}45\text{SiO}_2\text{-}10\text{CaO-}10\text{BaO}$ (重量百分比为 $5.37\%\text{B}_2\text{O}_3$ 、 $24.68\%\text{SiO}_2$ 、 $5.12\%\text{CaO}$ 、 $13.99\%\text{BaO}$)的材料替代硼硅酸盐玻璃。这种情况下, 介电常数为6.4, 烧成条件高达 980°C , 使得不能使用银(100%)导电材料作为内导体。当使用Ag/Pd时, 高频响应表明Q值低并且自谐振频率近似于镁橄榄石。

虽然上述实施例中用的是印刷法, 但已证实当利用迭层法时得到的结果相当。 SiO_2 含量在70~90%重量百分比范围内时硼硅酸盐玻璃表明的结果相当。当从硼硅酸盐玻璃中除去 K_2O 或者当硼硅酸盐玻璃含有最高5%重量百分比的选自 Na_2O 、 BaO 、 SrO 、 CaO 中的至少一种来替代 K_2O 或者除 K_2O 之外还有上述氧化物时, 得到相当的结果。

从上述实施例可明显看出本发明的优点。

说明书附图

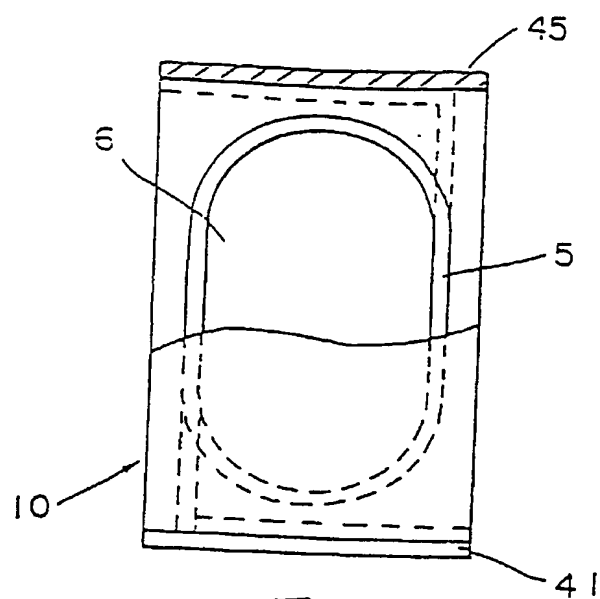


图 1

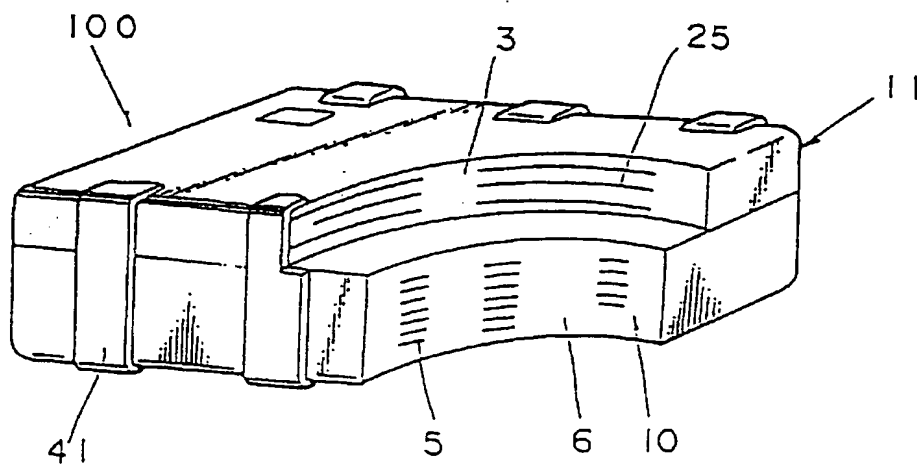


图 2

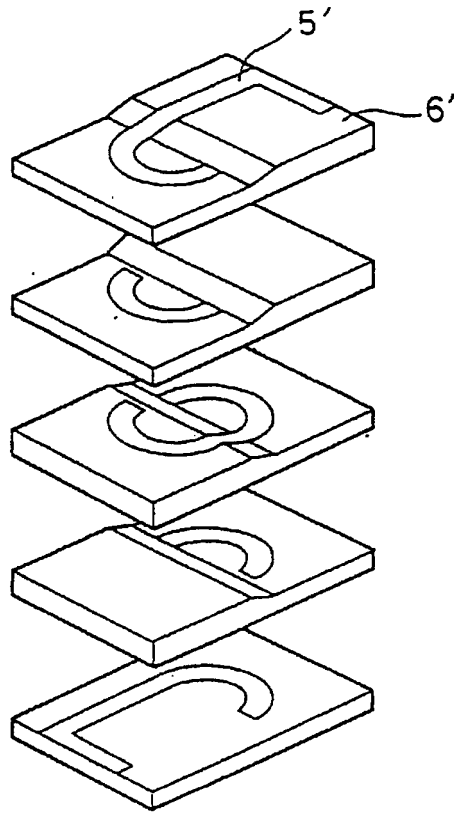


图 3

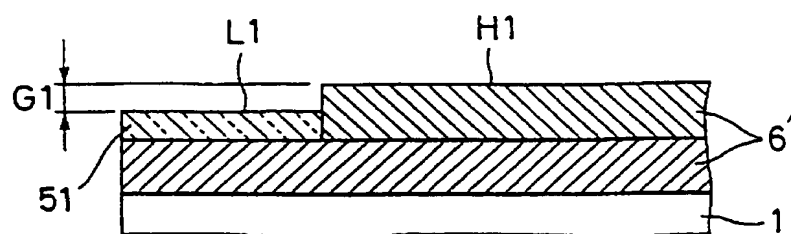


图 4

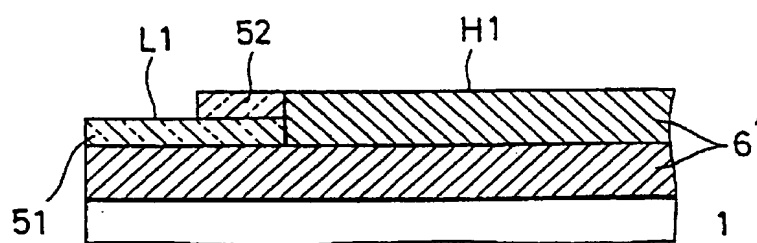


图 5

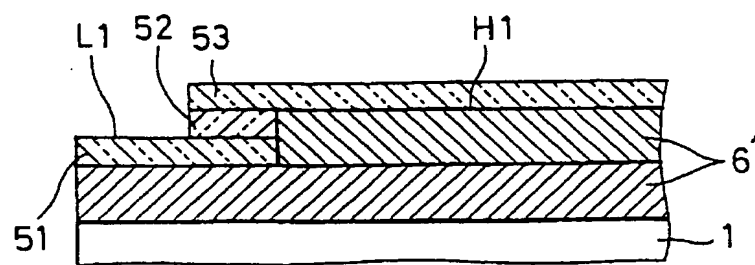


图 6

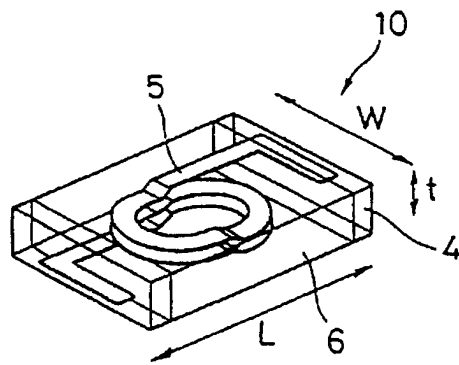


图 7

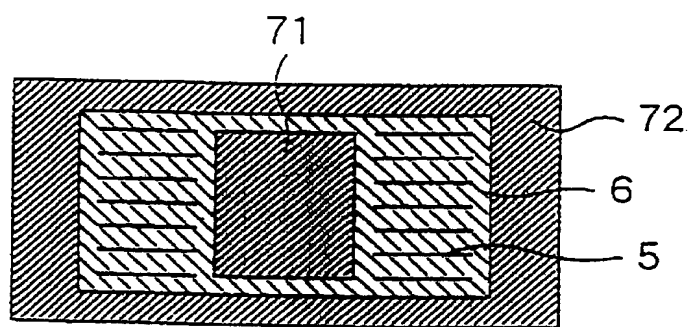


图 8

00.00.00

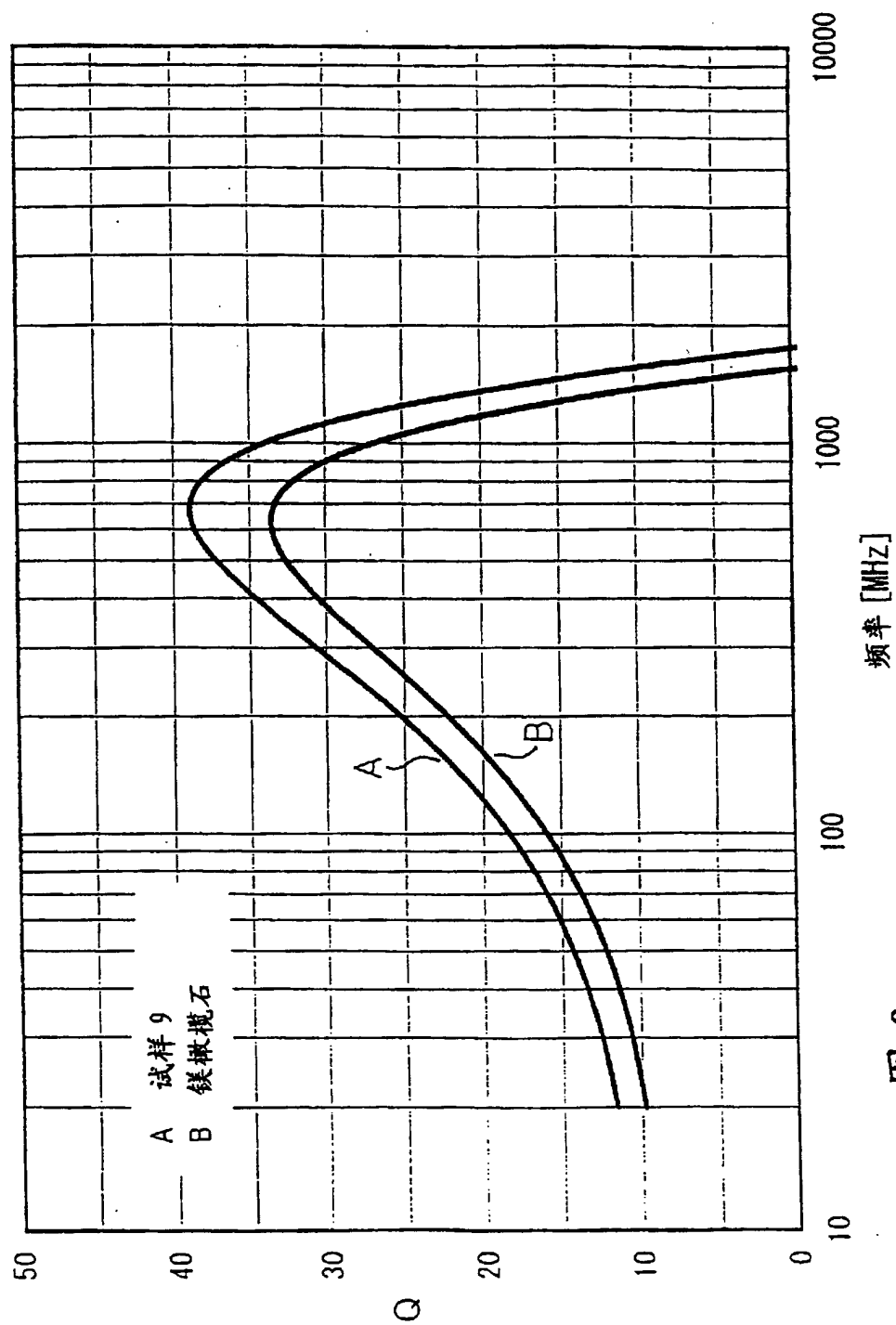


图 9

00.00.00

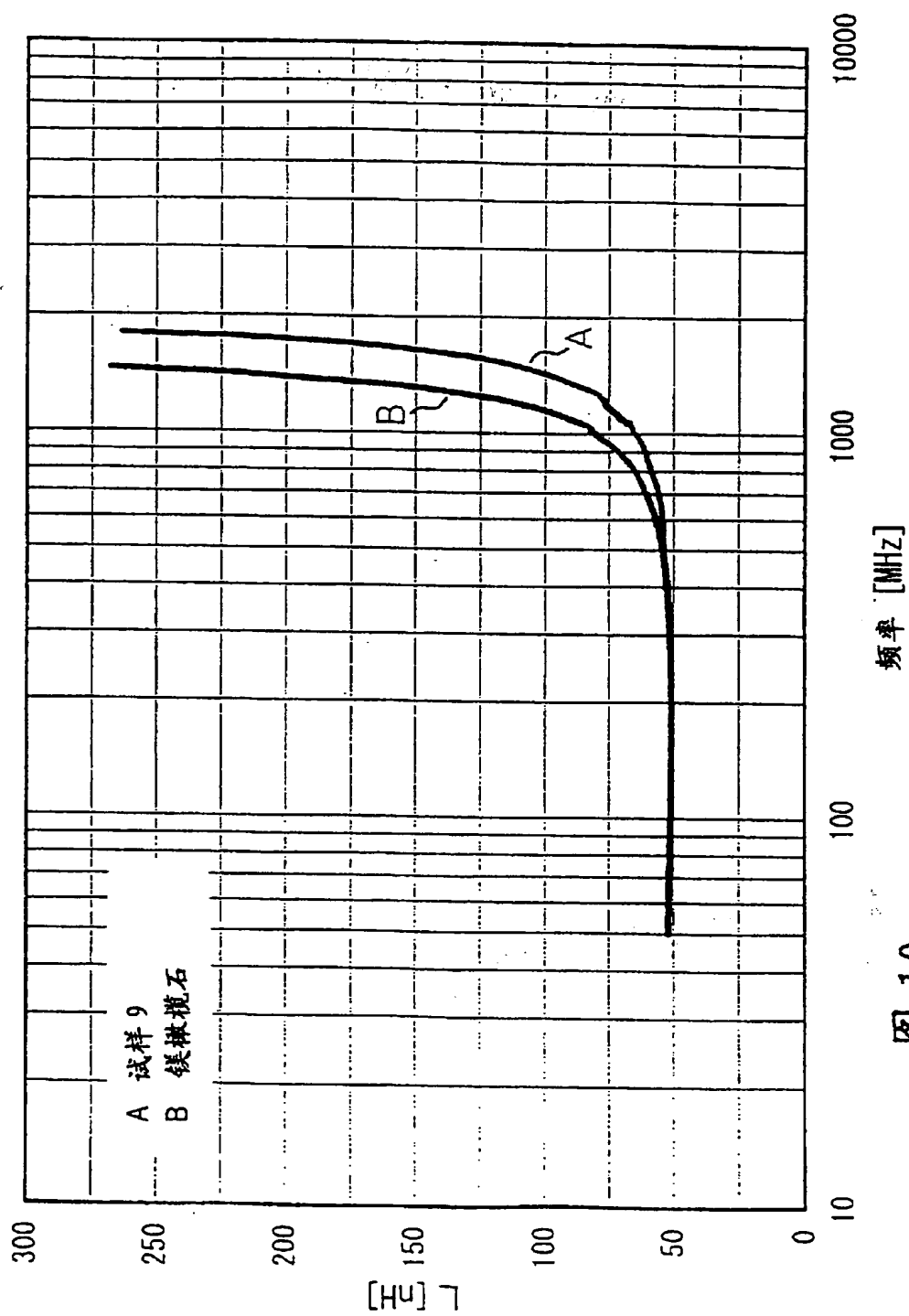


图 10

THIS PAGE BLANK (USPTO)

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☒ **BLACK BORDERS**

☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☒ **FADED TEXT OR DRAWING**

☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO)